

El coprocesador XGATE en microcontroladores de 16 bits S12X de Freescale

Por Luis Casado

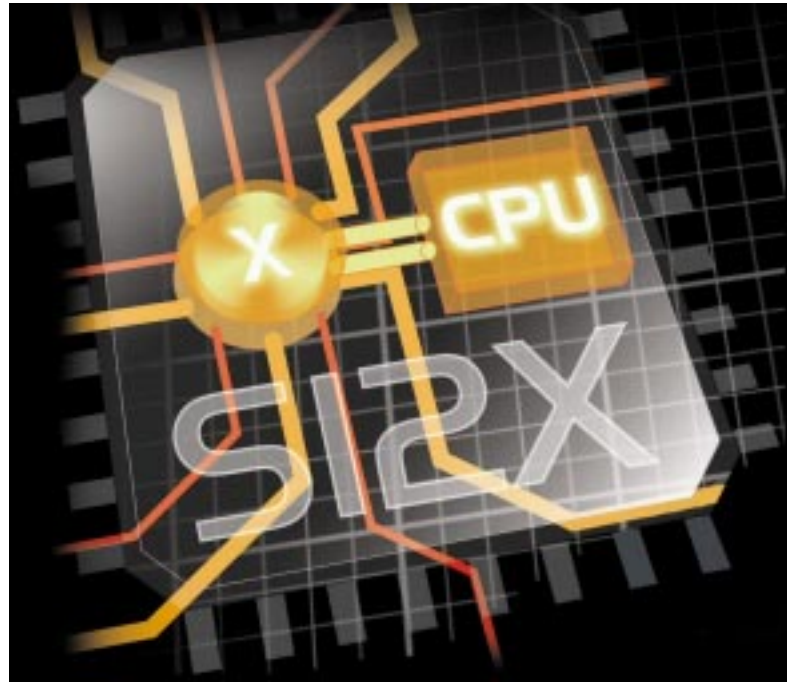
Luis Casado
Freescale Semiconductor
www.freescale.com

En este artículo se analiza el módulo coprocesador XGATE, presente como un periférico adicional en la familia de microcontroladores de 16 Bits S12X de Freescale. Nos proporciona una solución de proceso en paralelo de alta integración, flexibilidad y altas prestaciones a un coste reducido.

El módulo XGATE es un coprocesador que permite el procesamiento y transferencia de datos a alta velocidad entre los periféricos de la CPU principal, la memoria RAM interna y los puertos de entrada-salida. Formado por un núcleo RISC capaz de preprocesar la transferencia de datos y ejecutar complejos protocolos de comunicaciones. Incrementa la velocidad de transferencia de datos, descargando a la CPU principal de tareas y gestión de interrupciones. Puede funcionar hasta a 80Mhz en paralelo con la CPU S12X y es fácilmente programable en lenguaje de alto nivel C.

El XGATE es un núcleo programable RISC que se presenta como un periférico independiente adicional dentro de la amplia familia de microcontroladores de 16 bits S12X. Introduce la característica de multiproceso real dentro del mercado actual de microcontroladores de 16 bits. Permite la partición de una manera sencilla de las aplicaciones entre actividades en tiempo real del XGATE y tareas de control no determinísticas de la CPU S12X.

Un reto para muchas aplicaciones embebidas es realizar una serie significativa de tareas con el menor tiempo de latencia posible. Los módulos DMA de Acceso Directo a Memoria resuelven parte del problema, posibilitando las transferencias de datos entre periféricos y memoria de una manera automática y sin intervención de la CPU, generalmente inicializadas por la llegada de una interrupción. Adicionalmente podemos tener funcionalidades de borrado de 'flags' automáticos en los periféricos que solicitan transfe-



rencia de DMA. Pero los módulos DMA tienen una funcionalidad limitada, ya que sólo realizan operaciones de lectura y escritura después de la llegada de la interrupción o evento que solicita la transferencia. Sin embargo, en aplicaciones embebidas, las respuestas a eventos e interrupciones generalmente implica procesos adicionales a realizar sobre los datos, como operaciones lógicas, validaciones antes de la transferencia, modificaciones, cálculos de

CRC, control de errores, cálculo de valores PWM, etc.

De modo que un canal clásico de DMA asociado a una interrupción realiza una parte del trabajo, teniendo que hacer la CPU el resto de tareas, reduciendo el rendimiento de la CPU y haciendo muy difícil el manejo de tareas críticas del sistema que requieran una respuesta en tiempo real a los eventos.

La mayor parte de aplicaciones embebidas en tiempo real requieren

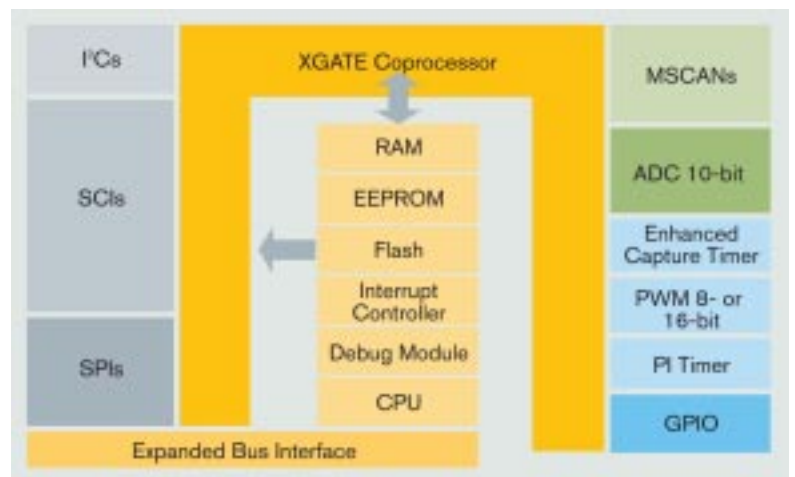


Figura 1. Diagrama de bloques

una gran cantidad de procesos simples como respuesta a eventos o interrupciones para procesar a una elevada frecuencia. Nos referimos habitualmente a eventos provocados por intervención humana, sistemas de actuación electro mecánicos, señales de realimentación en procesos de control, eventos de comunicaciones, etc.

El XGATE fue creado para dar respuesta a estas necesidades de procesado y reducir la carga de tiempo de proceso de interrupciones para la CPU, al posibilitar la ejecución de instrucciones en paralelo con la ejecución normal del programa de la CPU principal. El XGATE está diseñado para realizar una gestión rápida y eficiente de interrupciones.



Figura 3. Modelo de programación CPU XGATE

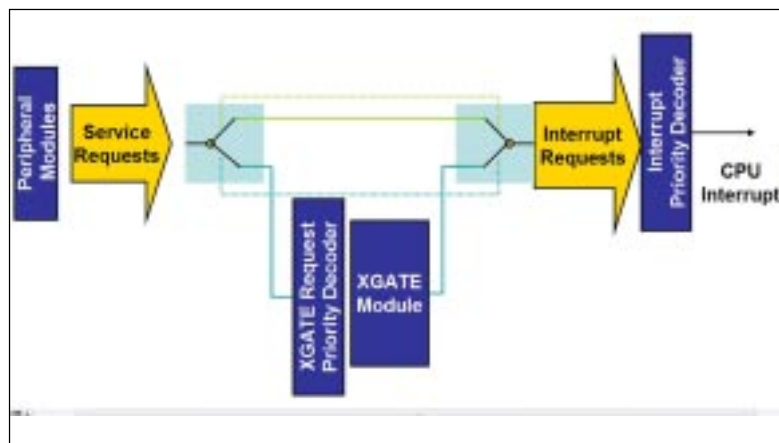


Figura 2. Rutado de interrupciones en S12X

La funcionalidad más importante que nos ofrece el módulo XGATE es la posibilidad de ejecutar complejas tareas que pueden ser creadas a partir de su potente juego de instrucciones.

El XGATE es más que un controlador de DMA inteligente, lo podemos ver como un potente coprocesador de procesos de entrada-salida.

El XGATE proporciona un alto grado de comportamiento determinístico para aplicaciones de alta carga de proceso de interrupciones, liberando a la CPU principal de estas rutinas, muchas de las cuales serán tareas de rápida ejecución.

Funcionamiento del Módulo XGATE

Las peticiones de interrupción hardware llegan al controlador de interrupciones del microcontrolador y éstas pueden ser dirigidas al módulo XGATE o a la CPU S12X. Cualquier interrupción dirigida al XGATE será totalmente gestionada por éste sin intervención de la CPU principal. Una vez ejecutada la rutina, el XGATE permanecerá en espera hasta la llegada de una nueva petición. Cada interrupción tiene un nivel de prioridad de siete posibles, común al XGATE y a la CPU, las peticiones simultáneas de interrupción serán resueltas de acuerdo a su nivel de prioridad.

El XGATE es una CPU completa independiente totalmente programable y con su propio compilador C. Ejecuta el código asociado a una interrupción tan pronto como llega la petición y permanece totalmente parada una vez ejecutada la rutina de atención a la interrupción y hasta que llegue la siguiente. De este modo se reduce el consumo de corriente del microcontrolador. El XGATE tiene acceso directo a la mayor parte de registros internos del microcontrolador y a las memorias internas del mismo, ejecutando el código desde memoria RAM en una zona de memoria protegida contra escrituras de la CPU principal.

El bus interno del microcontrolador permite accesos entrelazados a la RAM interna, en ciclos de bus distintos y alternativos. De este modo la CPU principal a la velocidad máxima de ejecución del microcontrolador, sólo tendrá acceso a la RAM la mitad del tiempo. El XGATE tendrá acceso a la RAM la otra mitad del ciclo de bus y en cualquier ciclo en el que la CPU principal no está accediendo a la RAM. En aplicaciones típicas, la CPU estará accediendo a memoria flash para la búsqueda de nuevas instrucciones y a registros internos la mayor parte del tiempo, por lo que el XGATE puede acceder a la RAM habitualmente siete de cada ocho ciclos de bus.

El hecho de que el XGATE ejecute su código desde RAM, posibilita la gran velocidad de ejecución del XGATE, ya que la ejecución desde Flash ralentizaría la ejecución de programas. Tanto la RAM, como los registros internos del microcontrolador permitirán accesos con frecuencias de bus de 80Mhz, mientras la CPU principal estará funcionando a 40Mhz. Por lo tanto, el módulo XGATE es conducido por una frecuencia de reloj de dos veces el de la CPU principal, aunque en caso de colisión, la CPU principal siempre tendrá prioridad en el acceso a la RAM.

La mayor parte de las instrucciones son ejecutadas por el XGATE en un solo ciclo de reloj y su conjunto de instrucciones está optimizado para la realización de manipulaciones a nivel de byte y de bit, mejorando las prestaciones de la CPU principal en la gestión de este tipo de instrucciones notablemente.

Por lo tanto, disponemos de dos CPUs funcionando en paralelo y con acceso a los mismos recursos del dispositivo. Para facilitar la gestión de recursos compartidos del sistema por las dos CPUs, disponemos de un conjunto de ocho semáforos hardware accesibles por ambos núcleos. También existe un mecanismo de detección de posibles errores software de la ejecución del XGATE, además del mencionado anteriormente sistema de seguridad protegiendo el programa del XGATE residente en RAM de posibles accesos incontrolados 'runaway' por la CPU principal.

El XGATE también incorpora el hardware necesario que permite la depuración en circuito del código de ejecución, mediante el mismo conector de depuración BDM del S12X.

Será tarea del programador decidir que CPU realiza cada rutina de interrupción, pero a su vez es fácil en la etapa de depuración, transportar el código de una CPU a la otra, ya que

ambas son programables en C desde el entorno de desarrollo de Freescale CodeWarrior. Y también deberá analizar las implicaciones de prioridades, accesos y colisiones a la hora de cuantificar las latencias de sus procesos en tiempo real dentro de su aplicación. Para ello, dispone de la suficiente documentación para que pueda calcularlo y determinarlo en el entorno de su aplicación.

Aplicaciones

Las aplicaciones posibles del módulo XGATE son tantas como usted pueda imaginar. Válido para cualquier entorno de aplicación, médico, industrial, automoción, seguridad...

Veamos sólo algunos ejemplos propuestos y desarrollados en las diferentes notas de aplicación existentes sobre el XGATE.

Figura 5. Tabla de productos de la familia S12X

Product	Flash	ROM	RAM	Data Flash	EEPROM	I/O	Frequency	XGATE
S12XE Family—High-end advanced features								
9S12XEP100	1 MB		64 KB		4 KB	152	50 MHz	√
9S12XEP768	768 KB		48 KB		4 KB	152	50 MHz	√
9S12XEQ512	512 KB		32 KB		4 KB	119	50 MHz	√
9S12XEQ384	384 KB		24 KB		4 KB	119	50 MHz	√
9S12XET256	256 KB		16 KB		4 KB	119	50 MHz	√
9S12XEG128	128 KB		12 KB		2 KB	91	50 MHz	√
S12XS Family—reduced feature set, high-performance for cost-sensitive applications								
9S12XS256	256 KB		12 KB	8 KB		91	40 MHz	
3S12XS256		256 KB	12 KB			91	40 MHz	
9S12XS128	128 KB		8 KB	8 KB		91	40 MHz	
3S12XS128		128 KB	8 KB			59	40 MHz	
9S12XS64	64 KB		4 KB	4 KB		91	40 MHz	
3S12XS64		64 KB	4 KB			59	40 MHz	
S12XD Family—General applications								
9S12XDP512	512 KB		32 KB		4 KB	119	40 MHz	√
9S12XDT512	512 KB		20 KB		4 KB	119	40 MHz	√
9S12XDT384	384 KB		20 KB		4 KB	119	40 MHz	√
9S12XDQ256	256 KB		16 KB		4 KB	119	40 MHz	√
9S12XDT256	256 KB		16 KB		4 KB	119	40 MHz	√
9S12XD256	256 KB		14 KB		4 KB	119	40 MHz	√
9S12XDG128	128 KB		12 KB		2 KB	91	40 MHz	√
9S12XD128	128 KB		8 KB		2 KB	91	40 MHz	√
9S12XD64	64 KB		4 KB		1 KB	59	40 MHz	√
S12XB Family—Reduced feature set extension of S12XD family								
9S12XB256	256 KB		10 KB		2 KB	91	33 MHz	√
9S12XB128	128 KB		6 KB		1 KB	91	33 MHz	√

Figura 4. Ejemplo de uso con un display VGA



Podemos utilizarlo para decodificar una trama de datos codificada en Manchester para aplicaciones de radio frecuencia, emulación de hasta cuatro UARTS software, filtros para cálculos de media en muestreos con el conversor Analógico-Digital, generación de PWM's mediante puertos de entrada-salida de propósito general, control de visualizadores TFT o de cristal líquido TN/STN mediante puertos generales de entrada-salida, concentradores CAN y LIN, completo sistema de mensajes sobre CAN bus, inteligente DMA sobre SPI, CAN, UART, Periféricos virtuales tales como múltiples canales PWM's, gestores de protocolos serie, decodificadores de señales en cuadratura procedentes de codificadores de posición en motores, comunicaciones serie síncronas y asíncronas, rutinas de encriptación.

Conclusión

XGATE es una segunda CPU RISC de 16 bits totalmente programable integrada en los microcontroladores de la familia S12X de Freescale, que con un sencillo diseño, le permite ser muy flexible y ejecutar tareas muy rápidamente, hasta dos veces la velocidad de la CPU principal.

XGATE reduce dramáticamente la carga de tareas y procesos de interrupción de la CPU, posibilitando la gestión de múltiples canales de comunicación, creación de periféricos virtuales, controles avanzados de entrada-salida, avanzados controles PWM, control de visualizadores de cristal líquido, etc.

Imagine un microcontrolador manejando 12 buses LIN con cero por ciento de carga de la CPU principal o 117 señales de PWM independiente con la CPU principal en modo STOP y el módulo XGATE con una carga de trabajo de sólo el 58%....

Información Adicional

Para obtener más información, puede consultar los Manuales de Referencia y Notas de Aplicación citadas a continuación en la web de Freescale (www.freescale.com/16bit) o contactar con los distribuidores autorizados de Freescale.

S12XGATEV2: XGATE Block Guide.

XGATE : Compiler Manual.

XGATE : Assembler Manual.

AN2685 : How to Configure and Use the XGATE on S12X Devices.

AN2726 : XGATE Library: CAN Driver. Providing a Full CAN Mailbox System.

AN3015 : Using the XGATE for Manchester Decoding.

AN3145 : XGATE Library: Using the Freescale XGATE Software Library.

AN3219 : XGATE Library: TN/STN LCD Driver. Driving Bare TN and STN LCDs Using GPIO Pins

AN3224 : Tutorial: Introducing the XGATE. Module to Consumer and Industrial Application Developers.

AN3225 : XGATE Library: PWM Driver Generating flexible PWM signals on GPIO pins.

AN3226 : XGATE Library: ATD Average. Calculating a rolling average from ATD results.

AN3253 : XGATE Library: Load Measurement. Measuring the XGATE Coprocessor Load.

AN3292 : XGATE Library: SCI Emulation. Emulating up to Four SCI Channels Using the Timer.

AN3333 : XGATE Library: Signal Gateway. Implementing CAN and LIN Signal Level Gateway.

AN3458 : Debugging XGATE Code Debug Features of S12X(E) MCUs .

AN3493 : XGATE Library: Driving a TFT LCD Panel.



Ya es oficial: 8 y 32 bits son ya compatibles

Venga a conocer más sobre la familia Flexis

Presentación oficial impartida por Freescale en España

Barcelona, 6 Nov 2007 | Hotel Hesperia Sant Just

Registro on-line en www.freescale.com/flexis -> Register for Global Seminars

